

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **2001045502 A**(43) Date of publication of application: **16.02.01**

(51) Int. Cl

H04N 9/04
H04N 5/235
H04N 5/335
H04N 9/73

(21) Application number: **11221252**(22) Date of filing: **04.08.99**(71) Applicant: **SANYO ELECTRIC CO LTD**

(72) Inventor: **MORI YUKIO**
OKADA SEIJI

(54) **CAMERA**

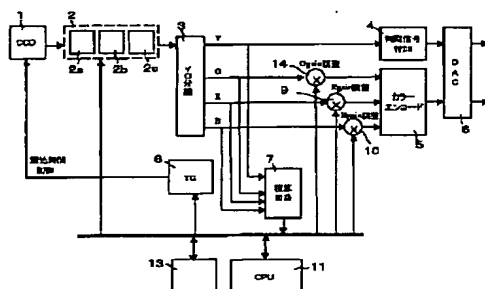
(57) Abstract:

gain and the white balance.

COPYRIGHT: (C)2001,JPO

PROBLEM TO BE SOLVED: To attain image pickup in a state that the white balance is adjusted even under 50 Hz lighting by setting a gain coefficient and multiplying it by each of R, G, B signals separated with a YC separation means so as to adjust the gain of each signal.

SOLUTION: A YC separation section 3 separates the output signal of a CCD 1 into a Y signal and chrominance signals G, R, B and an integration circuit 7 integrates each signal outputted from the section 2. The exposure time of the shutter of the CCD 1 is calculated on the basis of an integrated Y signal and fed to a timing generator 8, which controls the electronic shutter of the CCD 1 to adjust the integrated Y signal, that is the lightness of video image. A G gain adjustment section 14 calculates a coefficient used to adjust the gain of the G signal and a B gain adjustment section 1 calculates a coefficient used to adjust the gain of the B signal. Coefficients to be respectively multiplied by the signals G, R, B are set to G, R, B gain adjustment sections 14, 9, 10, respectively. The gain adjustment section 14, 9, 10 multiply the set coefficient by each chrominance signal received sequentially to adjust the



【特許請求の範囲】

【請求項1】 撮像素子と、該撮像素子の露光時間を制御する電子シャッタと、前記露光時間を少なくとも3フィールド分記憶できる露光時間記憶手段と、前記撮像素子から出力信号からY信号及びR、G、B信号を分離するYC分離手段と、該YC分離手段で分離したY信号及びR、G、B信号を各々1フィールド期間積算する信号積算手段と、該信号積算手段で積算した前記Y信号の積算値及びR、G、B信号の積算値を少なくとも3フィールド分記憶する積算値記憶手段と、該積算値記憶手段に記憶した過去3フィールド分のY信号の積算値の平均値と3フィールド前に記憶したY信号の積算値と前記露光時間記憶手段に記憶した3フィールド前の露光時間とから現フィールドの露光時間を演算する露光時間演算手段と、該露光時間演算手段で演算した露光時間を前記電子シャッタに設定する露光時間設定手段と、前記積算値記憶手段に記憶した各R、G、B信号の積算値の過去3フィールド分の平均値と3フィールド前に記憶した各R、G、B信号の積算値とから利得係数を演算する利得係数演算手段と、該利得演算手段で演算した利得係数を設定し、YC分離手段で分離した各R、G、B信号に乗算し、各R、G、B信号の利得調整を行う利得調整手段とを備えたことを特徴とするカメラ。

【請求項2】 撮像素子と、該撮像素子の露光時間を制御する電子シャッタと、前記露光時間を少なくとも3フィールド分記憶できる露光時間記憶手段と、前記撮像素子から出力信号からY信号及びR、G、B信号を分離するYC分離手段と、該YC分離手段で分離したY信号及びR、G、B信号を1フィールド分記憶する画像記憶手段と、該画像記憶手段に記憶したY信号及びR、G、B信号を1フィールド遅延させて読み出す遅延読み出し手段と、前記YC分離手段で分離したY信号及びR、G、B信号を各々1フィールド期間積算する信号積算手段と、該信号積算手段で積算した前記Y信号の積算値及びR、G、B信号の積算値を記憶する積算値記憶手段と、該積算値記憶手段に記憶した過去3フィールド分のY信号の積算値の平均値と3フィールド前に記憶したY信号の積算値と前記露光時間記憶手段に記憶した3フィールド前の露光時間とから現フィールドの露光時間を演算する露光時間演算手段と、該露光時間演算手段で演算した露光時間を前記電子シャッタに設定する露光時間設定手段と、前記画像記憶手段に記憶したフィールドの各R、G、B信号の積算値を前記積算値記憶手段から読み出し、利得係数を演算する利得係数演算手段と、該利得演算手段で演算した利得係数を設定し、前記遅延読み出し手段で読み出した各R、G、B信号に乘算し、各R、G、B信号の利得調整を行う利得調整手段とを備えたことを特徴とするカメラ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、電子シャッタ機能を有する撮像素子を利用したカメラに関する。

【0002】

【従来の技術】一般に、カメラ構成を図1に基づいて説明する。

【0003】1は撮像素子となるCCD、2は前処理部、3は該前処理部2で処理したCCD1からの出力信号を色分離、即ち輝度信号(Y信号)と色信号(G信号、R信号、B信号)とに分離する色分離手段となるYC分離部である。

【0004】前記前処理部2は、CCD1で撮像した出力信号を相關2重サンプル処理を行うサンプル処理部(CDS)2aと、サンプル処理後の信号の利得を後述するCPUからの制御信号によって自動的に制御する自動利得制御部(AGC)2bと、利得制御した信号はアナログ信号なのでデジタル信号に変換するA/D変換部2cとを有している。

【0005】4はYC分離部3で分離されたY信号に水平同期信号及び垂直同期信号を付加する同期信号付加部、5はYC分離部3で分離した色信号をエンコードしてC信号を出力するカラーエンコード部、6は同期信号付加部4のY信号及びカラーエンコード部5のC信号をD/A変換するD/A変換部である。

【0006】7はYC分離部3で分離されたY信号及び色信号をそれぞれ1フィールド分の積算を行い、各信号を1フィールド毎に少なくとも3フィールド分記憶する信号積算部、8はCCD1の出力信号の出力を制御するタイミングジェネレータ部、9はYC分離部3で分離した色信号のR信号を利得調整するためのR利得調整部、10は同じくB信号の利得調整を行うB利得調整部、11は本装置を制御するCPUである。

【0007】12はD/A変換部6でD/A変換したY信号及びC信号に基づいてディスプレイに表示する表示部、12aはY信号及びC信号をビデオテープなどに記録させる記録部、13は過去のフィールドの露光時間及びR、G、B信号の積算値を記憶するメモリである。

【0008】かかる構成において、動作を説明する。

【0009】50Hzの照明下で撮影した場合、Y信号の変化に対するCCD1の電子シャッタの露光タイミングは、図2に示すように、約3フィールド周期でY信号の頂上部付近と谷部付近とを移動することが知られている。

【0010】このため、撮影した映像の明るさにフリッカが生じるので、これを防止するために、前記CPU11は、平均のY信号の積算値と前記信号積算部7で積算した3フィールド前のY信号の積算値との比較に基づいて露光時間を決定し、タイミングジェネレータ8に露光時間を設定している。

【0011】即ち、Y信号の積分値が小さければ露光時間を長くし、また積分値が大きければ露光時間を短くし

て、Y信号の積算値を略一定に調整することである。具体的には、タイミングジェネレータ8が、設定された露光時間でCCD1の電子シャッタを制御し、実際の露光時間を制御するのである。

【0012】また前記CPU11は、色信号の積算値に基づいてR信号及びB信号がG信号と同じ信号レベルとなるよう、R利得調整部9及びB利得調整部10をそれぞれ制御する。前述の動作によりCPU11は、色信号のホワイトバランスを調整するのである。

【0013】しかし、前述の構成では、Y信号が平均化、すなわち図3のようにY信号の積算値が平均のY信号の積算値に比べて小さくなっているフィールド（映像の明るさが暗くなっているフィールド）の露光時間を長くしてY信号の積算値を増やし、またY信号の平均値より大きくなっているフィールドでは露光時間を短くしているが、その制御が同時に色信号も増やしたり減らしたりするように制御してしまう。この時、RGBの変化がY信号の変化に比例しないため、Y信号の平均化の調整後の映像は、ホワイトバランスが崩れ、偏った色に変色する問題があった。

【0014】具体的には、図4のように、G信号、R信号及びB信号は、照明の色に応じた所定の信号レベル比率で構成されている。Y信号、G信号、R信号及びB信号のそれぞれは、50Hzの電源周期と同期して同じ周期で信号レベルの変動が生じている。

【0015】この状態のもとで、Y信号の積算値が平均の積算値より小さくなるフィールド、すなわち図4中でフィールド1及びフィールド4で、露光時間を長くすると、R信号の積算値が、他のG信号及びB信号の積算値の増加分より多く増加してしまい、赤みがかった映像となってしまう。

【0016】また、Y信号の積算値が平均の積算値より大きくなるフィールド、すなわち図4中でフィールド2、3及びフィールド5、6で、露光時間を短くすると、B信号の積算値が、他のG信号及びR信号の積算値の減少分より多く減少してしまい、青みがかった映像となってしまう。

【0017】この減少が連続すると、フィールド毎に赤みがかった映像と青みがかった映像とが交互に発生し、色のフリッカが生じてしまうことになる。

【0018】そこで、この色フリッカを解決するために、例えば特開平3-48595号公報に記載されているように、R信号からY信号を減算したR-Y色差信号とB信号からY信号を減算したB-Y色差信号とを生成し、これら各信号を第1フィールド、第2フィールド及び第3フィールドに分けて平均化し、該平均値の大きさに応じてR信号及びB信号の利得を制御し、色フリッカを抑制しようとするのが考えられている。

【0019】

【発明が解決しようとする課題】しかしながら、CCD

1から出力される出力信号の変化する周期は、50Hzであるのに対し、ビデオの1フィールドの周期が59.94Hzであり、ビデオの3フィールド周期と色フリッカの周期とは少しずれている。

【0020】このため、特開平3-48595号公報のように色信号を3フィールド周期の夫々のフィールド毎に分けて平均化すると、この周期のずれは考慮されず、ホワイトバランスを完全には調整できなかった。

【0021】この発明は、かかる課題を解決するためのものである。

【0022】

【課題を解決するための手段】この発明による第1のカメラは、撮像素子と、該撮像素子の露光時間を制御する電子シャッタと、前記露光時間を少なくとも3フィールド分記憶できる露光時間記憶手段と、前記撮像素子から出力信号からY信号及びR、G、B信号を分離するYC分離手段と、該YC分離手段で分離したY信号及びR、G、B信号を各々1フィールド期間積算する信号積算手段と、該信号積算手段で積算した前記Y信号の積算値及びR、G、B信号の積算値を少なくとも3フィールド分記憶する積算値記憶手段と、該積算値記憶手段に記憶した過去3フィールド分のY信号の積算値の平均値と3フィールド前に記憶したY信号の積算値と前記露光時間記憶手段に記憶した3フィールド前の露光時間とから現フィールドの露光時間を演算する露光時間演算手段と、該露光時間演算手段で演算した露光時間を前記電子シャッタに設定する露光時間設定手段と、前記積算値記憶手段に記憶した各R、G、B信号の積算値の過去3フィールド分の平均値と3フィールド前に記憶した各R、G、B信号の積算値とから利得係数を演算する利得係数演算手段と、該利得演算手段で演算した利得係数を設定し、YC分離手段で分離した各R、G、B信号に乗算し、各R、G、B信号の利得調整を行う利得調整手段とを備えたことを特徴とする。

【0023】また、この発明による第2のカメラは、撮像素子と、該撮像素子の露光時間を制御する電子シャッタと、前記露光時間を少なくとも3フィールド分記憶できる露光時間記憶手段と、前記撮像素子から出力信号からY信号及びR、G、B信号を分離するYC分離手段と、該YC分離手段で分離したY信号及びR、G、B信号を1フィールド分記憶する画像記憶手段と、該画像記憶手段に記憶したY信号及びR、G、B信号を1フィールド遅延させて読み出す遅延読み出し手段と、前記YC分離手段で分離したY信号及びR、G、B信号を各々1フィールド期間積算する信号積算手段と、該信号積算手段で積算した前記Y信号の積算値及びR、G、B信号の積算値を記憶する積算値記憶手段と、該積算値記憶手段に記憶した過去3フィールド分のY信号の積算値の平均値と3フィールド前に記憶したY信号の積算値と前記露光時間記憶手段に記憶した3フィールド前の露光時間と

10

20

30

40

50

から現フィールドの露光時間を演算する露光時間演算手段と、該露光時間演算手段で演算した露光時間を前記電子シャッタに設定する露光時間設定手段と、前記画像記憶手段に記憶したフィールドの各R、G、B信号の積算値を前記積算値記憶手段から読み出し、利得係数を演算する利得係数演算手段と、該利得演算手段で演算した利得係数を設定し、前記遅延読み出し手段で読み出した各R、G、B信号に乘算し、各R、G、B信号の利得調整を行う利得調整手段とを備えたことを特徴とする。

【0024】

【発明の実施の形態】図5において図1と同じ構成は同じ番号を付しているので、説明を省略する。

【0025】14は、YC分離部3で分離したG信号の利得を調整するG利得調整部である。

【0026】かかる構成のCPU11の動作を図6に基づいて説明する。

【0027】CCD1で撮像した結果の映像信号となる出力信号を出力する。前処理部2ではCCD1から出力された出力信号をCDS処理及びAGC処理を行い、ADC2cでアナログ信号からデジタル信号に変換する。前処理部2から出力されるデジタル信号を、YC分離部3に inputs。YC分離部3では、Y信号と色成分となるG信号、R信号、B信号とに分離し、出力する。

【0028】ステップS1では、YC分離部3から出力された各信号を積算回路7で積算する。ステップS2において、積算回路7内のメモリで1フィールド分が記憶終了したかどうか判定する。1フィールド分の記憶が終了したと判定するまで、ステップS1の積算回路7での各信号の積算を継続する。

【0029】ステップS2でCPU11が積算回路7内のメモリに1フィールド分記憶できたと判定すると、ステップS3に移行する。ステップS3では、積算回路7内のメモリに1フィールド分の各信号を別々に記憶させる。

【0030】ステップS4では、ステップS1で積算したY信号の積算値に基づいてCCD1のシャッタの露光時間を演算する。

【0031】具体的には、積算回路7内に記憶している過去3フィールド分のY信号の積算値の平均値を求める。そして、3フィールド前のY信号の積算値と過去3フィールドのY信号の積算値の平均値との比率を求める。そして、演算した比率と3フィールド前の露光時間とを乗算し、現フィールドの露光時間を演算するのである。

【0032】ステップS5では、ステップS4で演算した露光時間をタイミングジェネレータ8に送り、CCD1の電子シャッタを制御し、Y信号の積算値、即ち映像の明るさを調整する。

【0033】次に、ステップS6では、G信号の利得を

G利得調整部14で調整するための係数を演算する。具体的には、積算回路7内のメモリに記憶している過去3フィールドのG信号の積算値の平均値と3フィールド前のG信号の積算値との比率を演算するのである。

【0034】また、ステップS7では、R信号の利得をR利得調整部9で調整するための係数を演算する。具体的には、積算回路7内のメモリに記憶している過去3フィールドのR信号の積算値の平均値と3フィールド前のR信号の積算値との比率を求めるのである。

10 【0035】さらにステップS8では、B信号の利得をB利得調整部10で調整するための係数を演算する。具体的には、積算回路7内のメモリに記憶している過去3フィールドのB信号の積算値の平均値と3フィールド前のB信号の積算値との比率を求めるのである。

【0036】ステップS9では、前述のステップS6乃至S8で演算したG信号、R信号およびB信号のに乘算する係数をそれぞれG利得調整部14、R利得調整部9及びB利得調整部10に設定する。

20 【0037】設定された各利得調整部9、10、14では、逐次入力されてくる各色信号にそれぞれ設定された係数を乗算して、利得を調整し、ホワイトバランスを調整する。

【0038】この後は、Y信号に同期信号付加部4で同期信号を付加し、また各色信号（G信号、R信号、B信号）をカラーエンコード部5でC信号にエンコードし、それぞれをD/A変換部6でアナログ変換し、後段の表示部12および記録部12aに送信する。

30 【0039】以上のとおりの実施により、ホワイトバランスが調整された状態で、50Hzの照明下であっても、撮影が適正に調整されながら続けられるのである。

【0040】また、図4に基づいて第2実施例を説明する。

【0041】前述の第1実施例と同じ機能を有する部品は同じ番号を付しているので説明を省略する。

【0042】15はYC分離部3から出力されるY信号、G信号、R信号およびB信号の1フィールド分を記憶する画像メモリ、16は画像メモリ15から出力されるY信号の利得を調整するY利得調整部である。

40 【0043】かかる構成の動作を図6の動作フローチャートを参考に説明する。

【0044】ステップS20では、YC分離部3から出力された各信号を画像メモリ15に記憶させる。ステップS21では、YC分離部3から出力された各信号を積算回路7で積算する。ステップS22では、積算回路7内のメモリで1フィールド分が記憶終了したかどうか判定する。1フィールド分の記憶が終了したと判定するまで、ステップS20及びステップS21を繰り返し実行させる。

【0045】ステップS22でCPU11が積算回路7内のメモリに1フィールド分記憶できたと判定すると、

ステップS23に移行する。ステップS23では、積算回路7内のメモリに1フィールド分の各信号を別々に記憶させる。

【0046】ステップS24では、ステップS21で積算したY信号の積算値に基づいてCCD1のシャッタの露光時間を演算する。

【0047】具体的には、積算回路7内に記憶している過去3フィールド分のY信号の積算値の平均値を求める。そして、3フィールド前のY信号の積算値と過去3フィールドのY信号の積算値の平均値との比率を求め、演算した比率と3フィールド前の露光時間とを乗算し、現フィールドの露光時間を演算するのである。

【0048】ステップS25では、ステップS24で演算した露光時間をタイミングジェネレータ8に送り、CCD1の電子シャッタを制御し、Y信号の積算値、即ち映像の明るさを調整する。

【0049】次に、ステップS26では、Y信号の利得をY利得調整部16で調整するための係数を演算する。具体的には、積算回路7内のメモリに記憶している過去3フィールドのY信号の積算値の平均値と画像メモリ15に記憶したフィールドのY信号の積算値との比率を演算するのである。

【0050】また、ステップS27では、R信号の利得をR利得調整部9で調整するための係数を演算する。具体的には、積算回路7内のメモリに記憶している画像メモリ15に記憶したフィールドのG信号の積算値とR信号の積算値との比率を求めるのである。

【0051】さらにステップS28では、B信号の利得をB利得調整部10で調整するための係数を演算する。具体的には、積算回路7内のメモリに記憶している画像メモリ15に記憶したフィールドのG信号の積算値とB信号の積算値との比率を求めるのである。

【0052】ステップS29では、前述のステップS26乃至S28で演算したY信号、R信号およびB信号の乗算する係数をそれぞれY利得調整部16、R利得調整部9及びB利得調整部10に設定する。

【0053】設定された各利得調整部9、10、16では、逐次入力されてくる各色信号にそれぞれ設定された係数を乗算して、利得を調整し、ホワイトバランスを調整する。

【0054】そして、ステップS30では、画像メモリ

15に記憶した各信号を順次読み出し、この読み出した信号を各利得調整部で調整し、完全にホワイトバランスを調整する。

【0055】この後は、Y信号に同期信号付加部4で同期信号を付加し、また各色信号（G信号、R信号、B信号）をカラーエンコード部5でC信号にエンコードし、それぞれをD/A変換部6でアナログ変換し、後段の表示部12および記録部12aに送信する。

【0056】以上のとおりの実施により、ホワイトバランスが調整された状態で、50Hzの照明下であっても、撮影が適正に調整されながら続けられるのである。

【0057】

【発明の効果】この発明によれば、50Hzの照明下でもホワイトバランスが調整された状態で撮像できることができるものである。

【図面の簡単な説明】

【図1】一般的なカメラの概略構成図である。

【図2】映像の明るさと電源波形との関係を示す図である。

【図3】露光時間制御後の映像の明るさと電源波形との関係を示す図である。

【図4】図3の露光時間制御後のRGB各信号レベルを示す図である。

【図5】本発明の第1の実施例となるカメラの概略構成図を示す図である。

【図6】図6のカメラの動作フローチャートを示す図である。

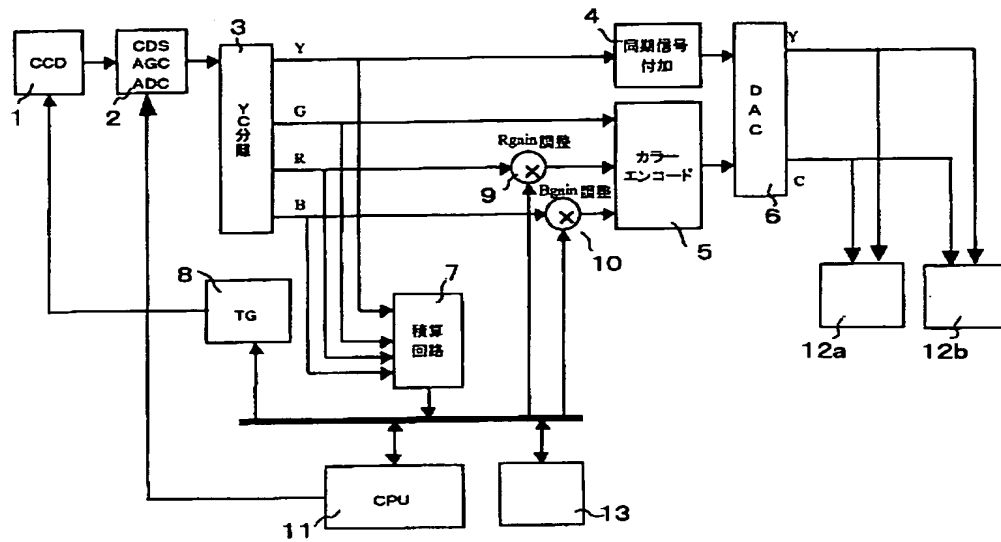
【図7】本発明の第2の実施例となるカメラの概略構成図を示す図である。

【図8】図7のカメラの動作フローチャートを示す図である。

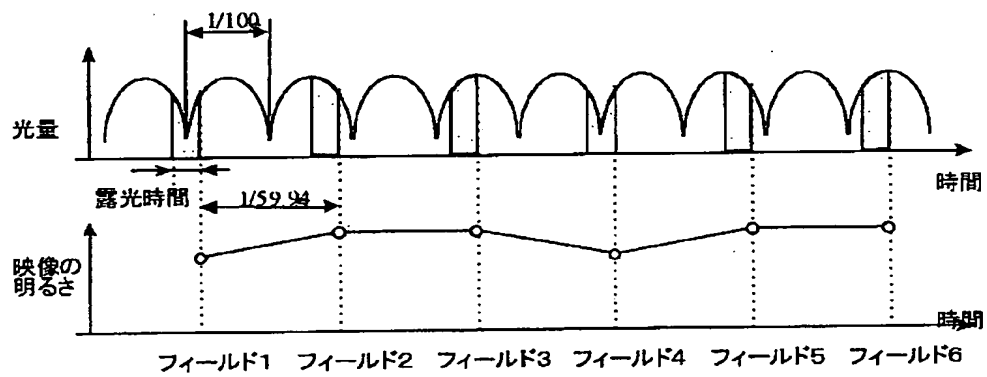
【符号の説明】

- 1 CCD
- 3 YC分離部
- 7 積算回路
- 8 タイミングジェネレータ
- 9 R利得調整部
- 10 B利得調整部
- 11 CPU
- 14 G利得調整部
- 15 画像メモリ
- Y利得調整部

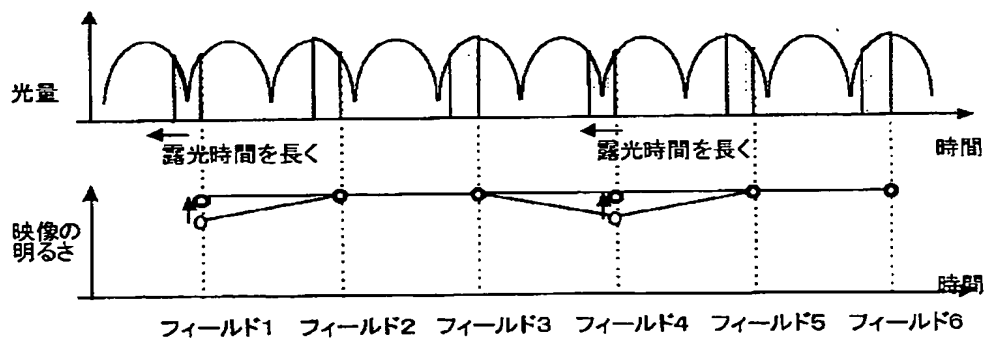
【図1】



【図2】

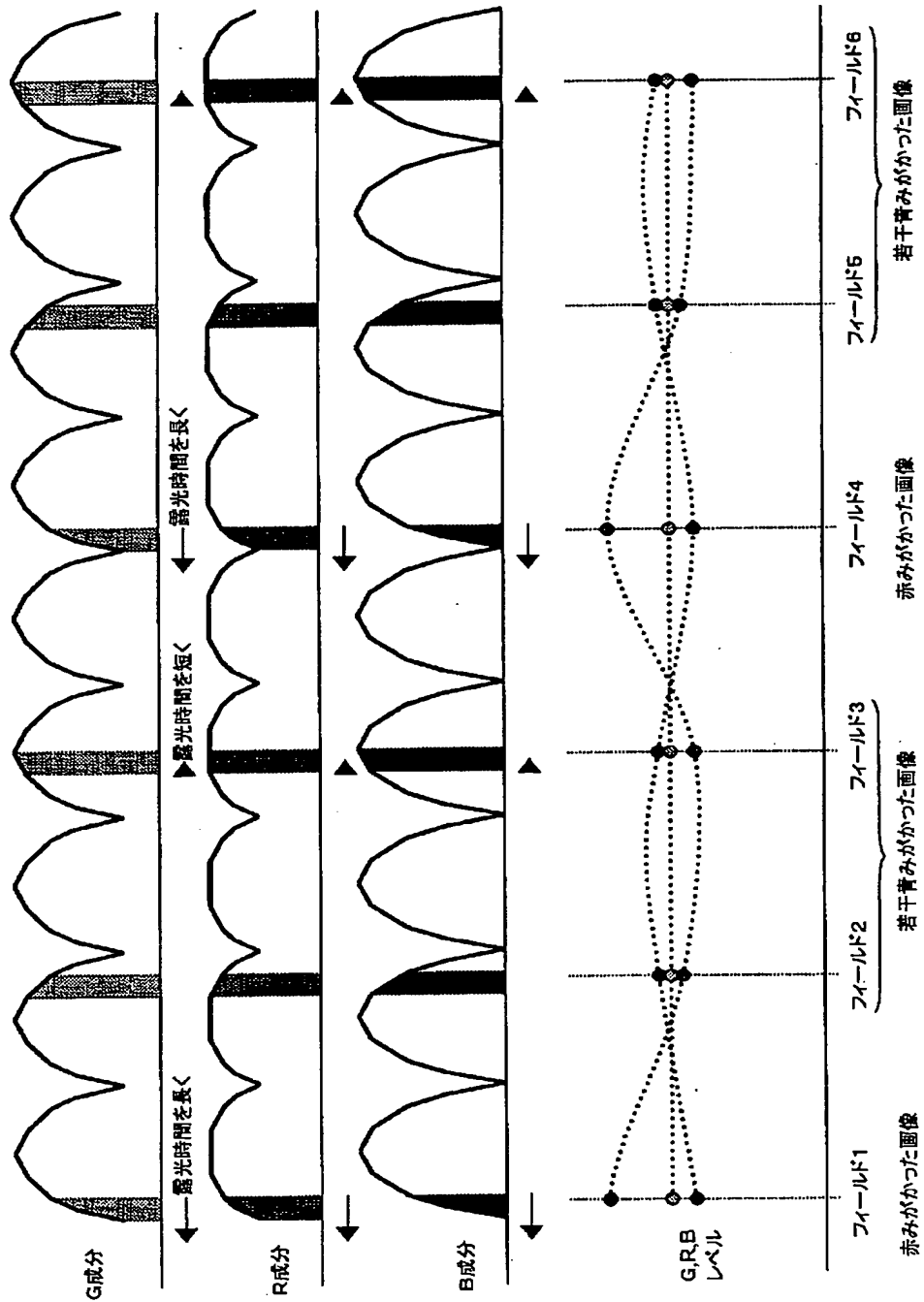


【図3】

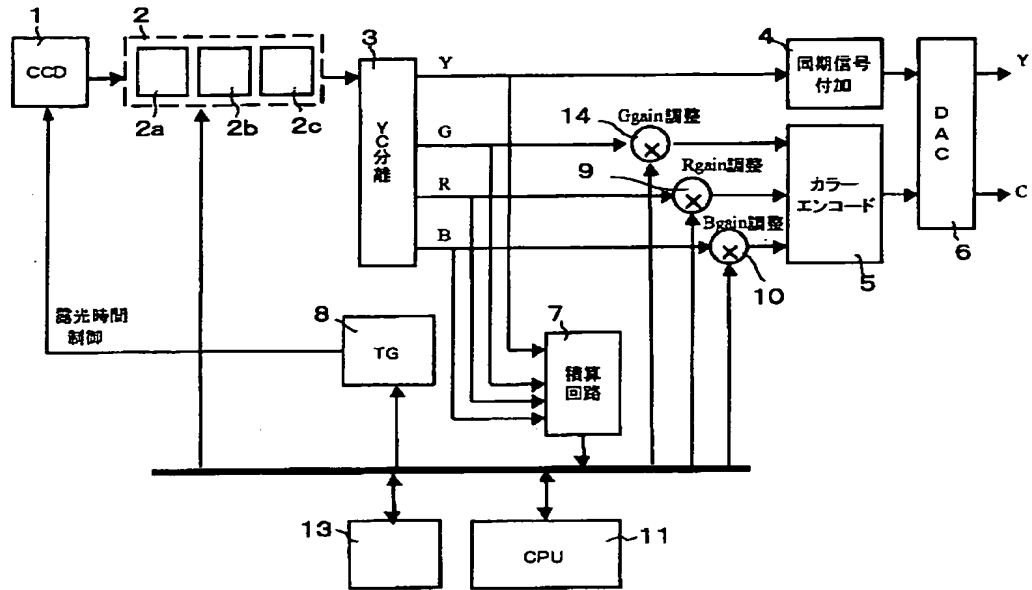


【図4】

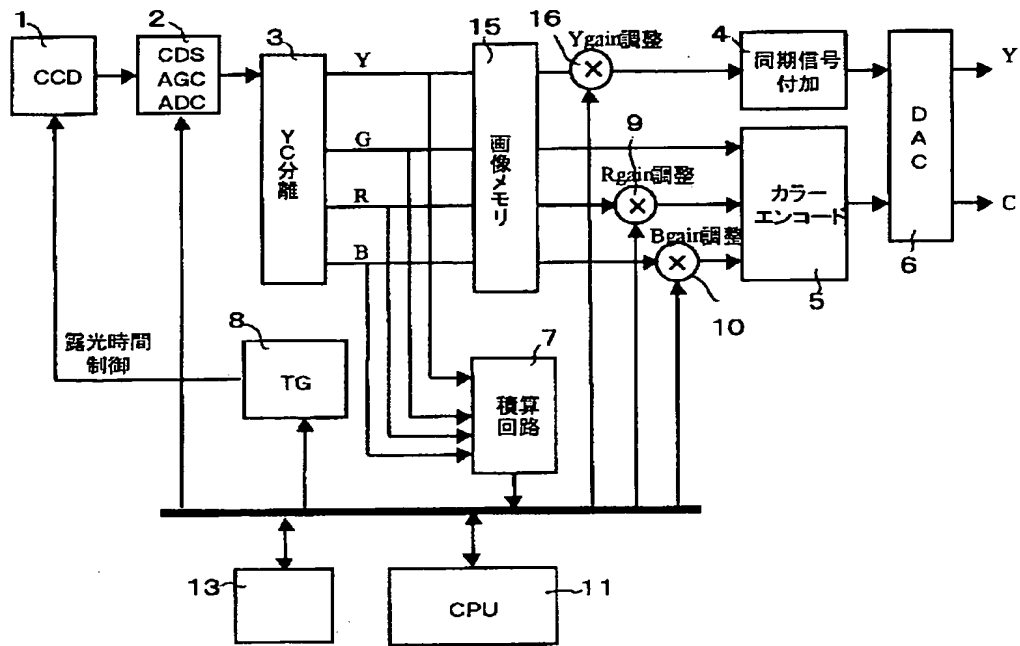
露光時間制御によるフリッカ補正後の入力信号レベル



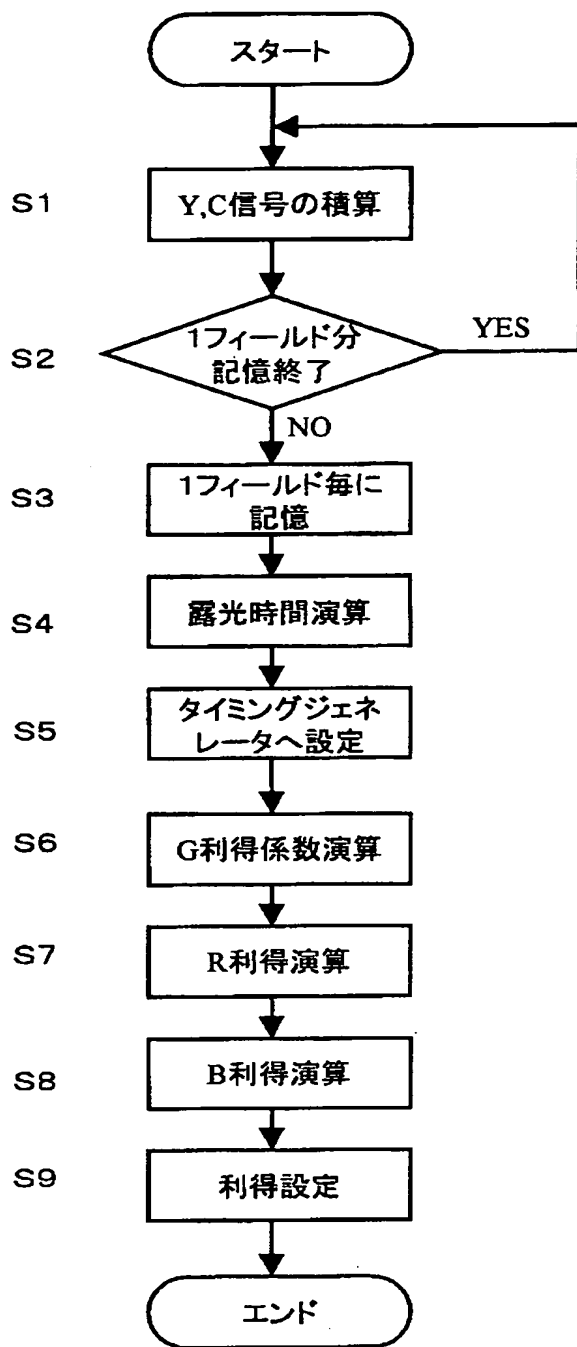
【図5】



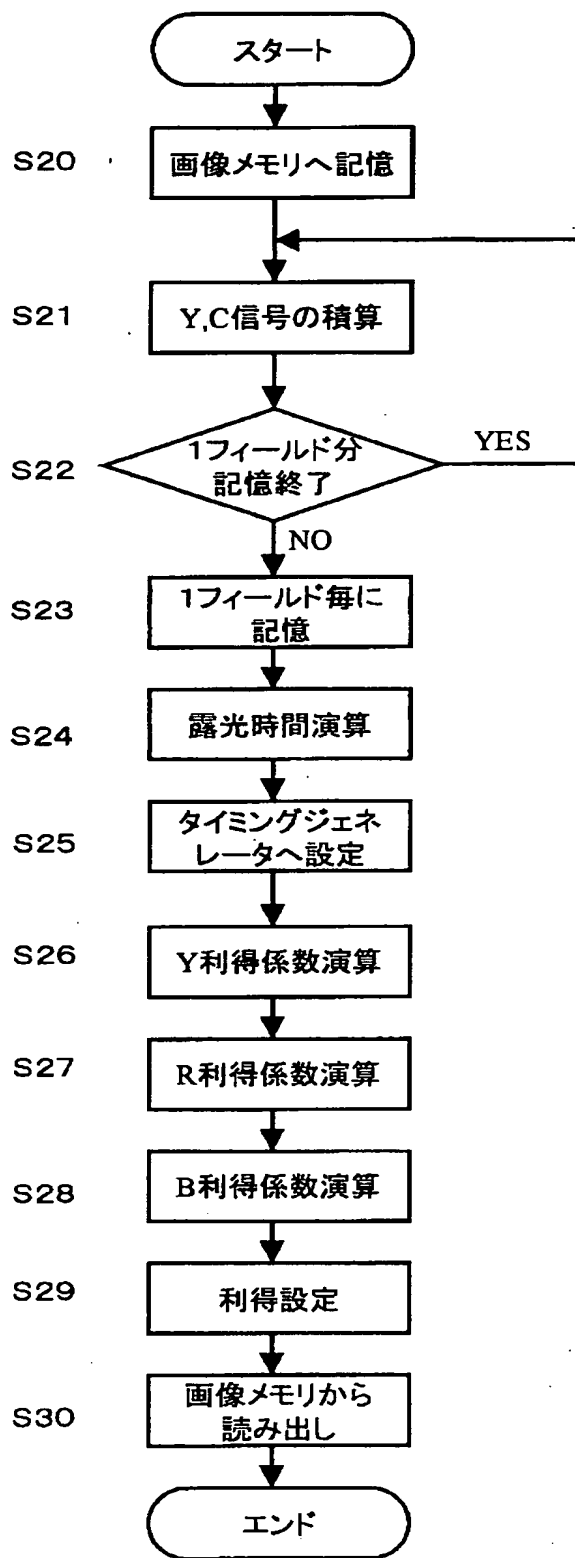
【図7】



【図6】



【図8】



フロントページの続き

Fターム(参考) 5C022 AA11 AB04 AB17 AB20 AC42
5C065 AA01 BB02 BB04 CC01 CC02
CC09 DD02 DD17 GG15 GG17
GG18 GG23 GG24 GG26 GG32
5C066 AA01 BA20 CA19 DA01 DB02
DC01 DD06 EA03 EA15 EC01
EC12 GA01 GA05 GA12 GA32
GA33 GB01 HA02 KA12 KD06
KE03 KE05 KE07 KE11 KE17
KE19 KE20 KE21 KF01 KM02

